

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 09-005358

(43)Date of publication of application : 10.01.1997

(51)Int.Cl.

G01R 1/073
H01L 21/66

(21)Application number : 07-149896

(71)Applicant : HITACHI LTD

(22)Date of filing : 16.06.1995

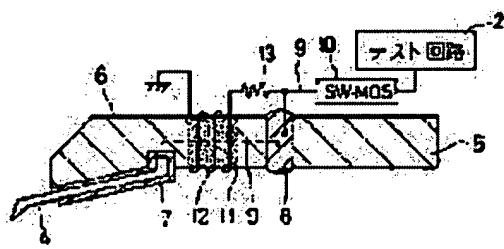
(72)Inventor : FUJIMAKI HITOSHI

(54) PROBE CARD AND WAFER HANDLING METHOD

(57)Abstract:

PURPOSE: To obtain a probe card which can be used commonly for any type of product.

CONSTITUTION: The probe card comprises a plurality of probe needles 4 touching respective electrodes of a circuit element, a plurality of needle receivers 6 provided, at a part in the longitudinal direction, with a shape memory alloy 11 for thermally displacing the probe needle 4 to touch the electrode, a heater 12 for heating the shape memory alloy 11, and a plurality of switching elements 10 for conducting the probe needle 4 and a test circuit 2 and operating the heater 12.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's
decision of rejection]

[Date of requesting appeal against examiner's
decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

PAT-NO: JP409005358A
DOCUMENT- IDENTIFIER: JP 09005358 A
TITLE: PROBE CARD AND WAFER HANDLING METHOD
PUBN-DATE: January 10, 1997

INVENTOR- INFORMATION:

NAME
FUJIMAKI, HITOSHI

ASSIGNEE- INFORMATION:

NAME	COUNTRY
HITACHI LTD	N/A

APPL-NO: JP07149896

APPL-DATE: June 16, 1995

INT-CL (IPC): G01R001/073, H01L021/66

ABSTRACT:

PURPOSE: To obtain a probe card which can be used commonly for any type of product.

CONSTITUTION: The probe card comprises a plurality of probe needles 4 touching respective electrodes of a circuit element, a plurality of needle receivers 6 provided, at a part in the longitudinal direction, with a shape memory alloy 11 for thermally displacing the probe needle 4 to touch the electrode, a heater 12 for heating the shape memory alloy 11, and a plurality of switching elements 10 for conducting the probe needle 4 and a test circuit 2 and operating the heater 12.

COPYRIGHT: (C)1997, JPO

(19)日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開平9-5358

(43)公開日 平成9年(1997)1月10日

(51) Int.Cl. ⁸	識別記号	序内整理番号	F I	技術表示箇所
G 0 1 R 1/073			G 0 1 R 1/073	E
H 0 1 L 21/66			H 0 1 L 21/66	B

審査請求 未請求 請求項の数4 OL (全5頁)

(21)出願番号 特願平7-149896

(22)出願日 平成7年(1995)6月16日

(71)出願人 000005108

株式会社日立製作所

東京都千代田区神田駿河台四丁目6番地

(72)発明者 藤巻 仁

東京都小平市上水本町5丁目20番1号 株式会社日立製作所半導体事業部内

(74)代理人 弁理士 筒井 大和

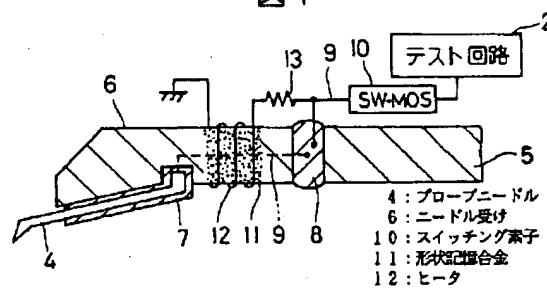
(54)【発明の名称】 プローブカードおよびウエハハンドリング方法

(57)【要約】

【目的】 製品の種類に拘束されず、共通化を図ることのできるプローブカードを提供する。

【構成】 回路素子の各電極とそれぞれ接触する複数本のプローブニードル4と、それぞれのプローブニードル4が取り付けられ、長さ方向の一部に加熱によりプローブニードル4を電極に接触するように変位させる形状記憶合金11を有する複数のニードル受け6と、形状記憶合金11を加熱するヒータ12と、プローブニードル4とテスト回路2とを導通させるとともにヒータ12を作動させる複数のスイッチング素子10とを有するプローブカードである。

図1



1

【特許請求の範囲】

【請求項1】 半導体ウエハ上に形成された回路素子と該回路素子の電気的特性を評価するテスト回路とを電気的に接続するプローブカードであって、

前記回路素子の各電極とそれぞれ接触する複数本のプローブニードルと、

それぞれの前記プローブニードルが取り付けられ、長さ方向の一部に加熱により前記プローブニードルを前記電極に接触するように変位させる形状記憶合金を有する複数のニードル受けと、

前記形状記憶合金を加熱するヒータと、

前記プローブニードルと前記テスト回路とを導通させるとともに前記ヒータを作動させる複数のスイッチング手段とを有することを特徴とするプローブカード。

【請求項2】 請求項1記載のプローブカードにおいて、このプローブカードと前記半導体ウエハは相対的に平行移動可能とされていることを特徴とするプローブカード。

【請求項3】 請求項2記載のプローブカードにおいて、このプローブカードは1枚の半導体ウエハについて複数設けられていることを特徴とするプローブカード。

【請求項4】 請求項2または3記載のプローブカードを用いて前記半導体ウエハ上に形成された回路素子の電気的特性を評価するウエハハンドリング方法であって、前記テスト回路との電気的導通をとる前記電極の電極座標を入力する工程と、

入力された前記電極座標から前記電極と接触する前記プローブニードルを選択する工程と、前記プローブカードを前記半導体ウエハの所定位置に移動させる工程と、

選択された前記プローブニードルに対応する前記スイッチング手段をオンして前記ヒータで前記形状記憶合金を加熱し、前記プローブニードルのうちの一部を選択的に前記電極に接触させて前記回路素子と前記テスト回路とを電気的に接続する工程とを有することを特徴とするウエハハンドリング方法。

【発明の詳細な説明】

【0001】

【産業上の利用分野】 本発明は半導体ウエハ上に形成された様々な種類の回路素子の電気的特性を評価する際に使用されるプローブカードに適用して有効な技術に関する。

【0002】

【従来の技術】 半導体ウエハ上に形成された回路素子とテスト回路との導通をとり、所定のテスト信号の入出力や電源の供給を行って回路素子の電気的特性を評価するウエハプローバにあっては、両者を電気的に接続するために、回路素子に形成された電極の位置に対応したプローブニードルが多数設けられたプローブカードが用いられている。

2

【0003】 なお、ウエハプローバを詳しく記載している例としては、たとえば、工業調査会発行、「電子材料別冊・超LSI製造、試験装置ガイドブック」1994年版(1993年11月20日発行)、P193~P197がある。

【0004】

【発明が解決しようとする課題】 回路素子とテスト回路との電気的な接続を行うプローブカードでは、評価対象の製品に合わせたニードル配置がなされていることから、今日のように多品種の製品が製造される状況においては、必要になるプローブカードは多種にわたっている。また、一仕様につき複数枚の予備用のプローブカードを保有しなければならず、その結果、プローブカードは多種、大量にストックされている。

【0005】 これではプローブカードの管理工数が増大するのみならず、製品ごとにプローブカードを交換する必要があるのでスループットが悪化することになる。

【0006】 そこで、本発明の目的は、製品の種類に拘束されることなく共通のプローブカードを使用することのできる技術を提供することにある。

【0007】 本発明の前記ならびにその他の目的と新規な特徴は、本明細書の記述及び添付図面から明らかになるであろう。

【0008】

【課題を解決するための手段】 本願において開示される発明のうち、代表的なものの概要を簡単に説明すれば、次のとおりである。

【0009】 すなわち、本発明によるプローブカードは、回路素子の各電極とそれぞれ接触する複数本のプローブニードルと、それぞれのプローブニードルが取り付けられ、長さ方向の一部に加熱によりプローブニードルを電極に接触するように変位させる形状記憶合金を有する複数のニードル受けと、形状記憶合金を加熱するヒータと、プローブニードルとテスト回路とを導通させるとともにヒータを作動させる複数のスイッチング手段とを有するものある。

【0010】 この場合において、プローブカードと半導体ウエハとは相対的に平行移動可能とされていることが望ましい。また、このプローブカードは1枚の半導体ウエハについて複数設けられていてもよい。

【0011】 本発明によるウエハハンドリング方法は、このようなプローブカードを用いて半導体ウエハ上に形成された回路素子の電気的特性を評価するものであり、テスト回路との電気的導通をとる電極の電極座標を入力する工程と、入力された電極座標から電極と接触するプローブニードルを選択する工程と、プローブカードを半導体ウエハの所定位置に移動させる工程と、選択されたプローブニードルに対応するスイッチング手段をオンしてヒータで形状記憶合金を加熱し、プローブニードルのうちの一部を選択的に電極に接触させて回路素子とテスト回路とを電気的に接続する工程とを有するものであ

る。

【0012】

【作用】上記した手段によれば、スイッチング手段のオンによるヒータの作動で形状記憶合金が加熱されてプローブニードルが電極に接触する構成を採用したので、テスト対象の半導体ウエハに対応したプローブニードルを選択し、スイッチング手段をオンして選択的にプローブニードルを電極に接触させるようになることが可能になる。

【0013】これにより、製品の種類に拘束されることなくプローブカードの共通化を図ることができる。

【0014】

【実施例】以下、本発明の実施例を図面に基づいて詳細に説明する。

【0015】図1は本発明の一実施例であるプローブカードを示す断面図、図2は図1の正面図、図3は図1のプローブカードの電気的構成を示す概略図、図4は図1のプローブカードにおけるプローブニードルの動作を示す説明図、図5は図1のプローブカードの半導体ウエハに対する動きを示す説明図、図6は図1のプローブカードによるウエハハンドリング方法を示すフローチャートである。

【0016】図示する本実施例のプローブカードは、いわゆるウエハプロセス終了後、半導体ウエハ1(図4、図5)上に形成された回路素子とこの回路素子の電気的特性を評価するためのテスト回路2とを電気的に接続するためのもので、図1の左側に表された先端部には回路素子の電極3(図4)と接触してテスト回路2とを導通させるプローブニードル4が設けられている。このプローブニードル4は台座5に支持されたニードル受け6に取り付けられており、プローブカード全体としては、ニードル受け6を一括して支持する1つの台座5に沿ってプローブニードル4が複数本配列された形状となっている(図5参照)。

【0017】たとえばチタンなどの導電性の金属よりも、図2に示すように先端が尖ったプローブニードル4ははんだ7によりニードル受け6に取り付けられている。一方、ニードル受け6もまた、はんだ8により台座5に取り付けられており、プローブニードル4から延びた配線9とテスト回路2からスイッチング手段であるスイッチング素子(以下「SW素子」という。)10を経由して延びた配線9とはこのはんだ8によって導通がとられている。なお、台座5とニードル受け6とははんだ8に替えてコネクタで接続するようにしてもよい。

【0018】ニードル受け6の長さ方向の一部には形状記憶合金11が用いられている。この形状記憶合金11はたとえば銅-亜鉛-アルミニウムのマルメム合金からなり、該合金を加熱して原子の結晶構造を母相の構造配列にし、次に、急冷してマルテンサイトの結晶構造にするものである。これにより、常温ではプローブニードル

10 4を持ち上げた状態にあるニードル受け6が、形状記憶合金11が加熱されてマルテンサイトが母相に逆変態すると、プローブニードル4を下方に変位させるような原子集団の規則正しい変位が生じて該プローブニードル4は電極3に接触するようになる(図4参照)。

【0019】このような形状記憶合金11を加熱するた

め、SW素子10によるテスト回路2とプローブニードル4の導通と連動して作動するヒータ12が該形状記憶

合金11に巻き付けられている。したがって、SW素子

20 10がオンするとヒータ12による形状記憶合金11の加熱も同時に行われる。なお、ヒータ12側は接地電位とされるとともに、プローブニードル4よりもヒータ12の方に多くの電流が流れないように、ヒータ12とSW素子10との間には抵抗13が設けられている。

【0020】図3に示すように、SW素子10はたとえ

ばMOSFETから構成されており、ゲートにテスト回路2から与えられた電源電圧VDDを印加するとテスト回路2とプローブニードル4とが導通され、同時にヒータ12が作動して図1に示す形状記憶合金11が加熱され

る。なお、スイッチング手段としてのSW素子10はMOSFET以外のもの、たとえばバイポーラトランジスタや機械的なスイッチを適用してもよい。

【0021】形状記憶合金11が加熱されていないときには、図4(a)に示すように、プローブニードル4はニードル受け6に持ち上げられた状態で電極3とは非接触となっている。そして、ヒータ12によりこの形状記憶合金11が加熱されると、図4(b)に示すように、ニードル受け6が下方に傾斜して行きプローブニードル4が電極に接触する。つまり、テスト回路2と電極3とがプローブニードル4を介して電気的に接続される。

【0022】図5に示すように、1枚のプローブカードには、直線状に形成された台座5の長さ方向に沿ってプローブニードル4が複数本配列されている。そして、本実施例の場合には、外側および内側の四角形をそれぞれ形作るようにして合計8枚のプローブカードが設けられている。各プローブカードは半導体ウエハ1に対して平行移動可能になっており、したがって、これらを所望の位置に移動させることによってプローブニードル4は接触対象となる電極3の直上に位置することになる。なお、1枚の半導体ウエハ1に対して設けられるプローブカードは1枚、あるいは2枚以上であってもよく、また、一方向にのみ平行移動ができるようになっていてもよい。さらに、プローブカードを固定して半導体ウエハ1側を移動するようにしてもよい。

【0023】このようなプローブカードを用いたウエハハンドリング方法を図6に基づいて説明する。

【0024】まず、ステップS1において、所定の入力装置によってテスト回路2との電気的導通をとる電極3の電極座標(X, Y)を入力すると、ステップS2にて、複数のプローブニードル4のうちから電極3と接触

5

するプローブニードル4が選択される。

【0025】プローブニードル4が選択されると、ステップS3にて、プローブカードが半導体ウエハ1の所定位置に移動し、ステップS4にて、選択されたプローブニードル4に対応するSW素子10がオンされる。これにより、一部のプローブニードル4がアクティブに遷移するとともに、ヒータ12による形状記憶合金11の加熱により該プローブニードル4は図4(a)から図4(b)に示す状態に移行して電極3に接触することになる。そして、半導体ウエハ1に形成された回路素子とテスト回路2とが電気的に接続される。なお、選択されていないプローブニードル4に対応するSW素子10はオフのままなので、該プローブニードル4は図4(a)の状態に保持されて電極3との間は一定の間隔に保たれる。

【0026】そして、ステップS5においてテストを開始し、所定のテスト信号の入出力や電源の供給を行って回路素子の電気的特性の評価を行う。ステップS6でテストが終了すると、ステップS7でSW素子10がオフされ、一連のウエハハンドリングが終了する。

【0027】続いて、異なる品種の半導体ウエハ1のテストを行う場合には、ステップS1において、該半導体ウエハ1の電極3に対応した固有の電極座標(X, Y)を入力する。これにより、ステップS2にて、複数のプローブニードル4のうちから前回とは異なるプローブニードル4が新たに選択される。

【0028】次に、ステップS3にてプローブカードが移動し、ステップS4にて、新たに選択されたプローブニードル4に対応するSW素子10がオンされてプローブニードル4が電極3に接触し、回路素子とテスト回路2とが接続される。以降は前述の場合と同様に、ステップS5でテスト開始、ステップS6でテスト終了、ステップS7でSW素子10オフとなる。

【0029】このように、本実施例によるプローブカードによれば、SW素子10のオンによるヒータ12の作動で形状記憶合金11が加熱されてプローブニードル4が電極3に接触するようになっているので、テスト対象の半導体ウエハ1に対応したプローブニードル4を選択し、このプローブニードル4をアクティブにするSW素子10をオンして選択的にプローブニードル4を電極3に接触させるようにすることができ、製品の種類に拘束されることなくプローブカードの共通化を図ることが可能になる。

【0030】これにより、プローブカードの保有枚数を大幅に削減することができるのみならず、製品ごとにプローブカードを交換する必要がなくなりスループットの向上を図ることもできる。

【0031】以上、本発明者によってなされた発明を実施例に基づき具体的に説明したが、本発明は前記実施例に限定されるものではなく、その要旨を逸脱しない範囲

6

で種々変更可能であることは言うまでもない。

【0032】たとえば、本実施例においては、プローブカードを移動してからSW素子10をオンしてプローブニードル4が電極に接触するようになっているが、プローブカードを半導体ウエハ1に対して接近離反可能とし、離反状態においてSW素子10をオンして予めプローブニードル4を選択的に下降させておき、プローブカードを半導体ウエハ1の所定位置に移動してこれを接近させることでプローブニードル4が電極3に接触するようにしてよい。

【0033】

【発明の効果】本願において開示される発明のうち、代表的なものによって得られる効果を簡単に説明すれば以下のとおりである。

【0034】(1). すなわち、本発明のプローブカードによる技術によれば、スイッチング手段のオンによるヒータの作動で形状記憶合金が加熱されてプローブニードルが電極に接触する構成を採用したので、テスト対象の半導体ウエハに対応したプローブニードルを選択し、スイッチング手段をオンして選択的にプローブニードルを電極に接触させるようにすることができます。したがって、製品の種類に拘束されることなくプローブカードの共通化を図ることが可能になる。

【0035】(2). これにより、プローブカードの保有枚数を大幅に削減することができ、管理工数の低減を図ることができる。

【0036】(3). また、製品ごとにプローブカードを交換する必要がなくなるので、スループットの向上を図ることができる。

【図面の簡単な説明】

【図1】本発明の一実施例によるプローブカードを示す断面図である。

【図2】図1の正面図である。

【図3】図1のプローブカードの電気的構成を示す概略図である。

【図4】図1のプローブカードにおけるプローブニードルの動作を示す説明図であり、(a)はプローブニードルが電極に接触していない状態を、(b)はプローブニードルが電極に接触した状態をそれぞれ示す。

【図5】図1のプローブカードの半導体ウエハに対する動きを示す説明図である。

【図6】図1のプローブカードによるウエハハンドリング方法を示すフローチャートである。

【符号の説明】

1	半導体ウエハ
2	テスト回路
3	電極
4	プローブニードル
5	台座
6	ニードル受け

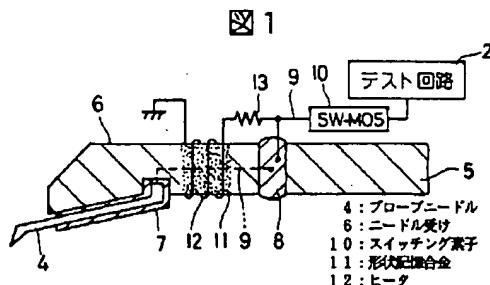
7

7 はんだ
8 はんだ
9 配線
10 スイッチング素子(スイッチング手段)

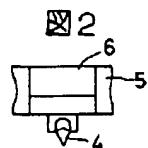
8

11 形状記憶合金
12 ヒータ
13 抵抗

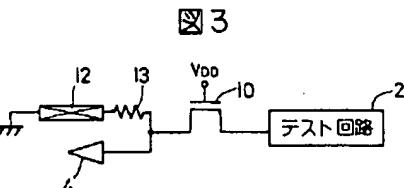
【図1】



【図2】

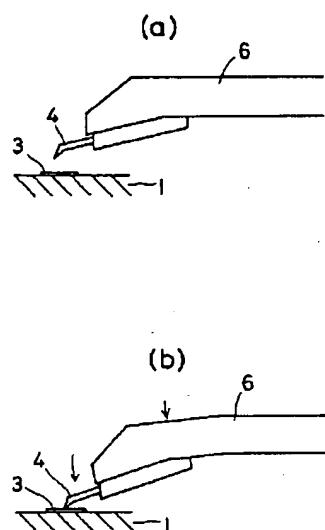


【図3】

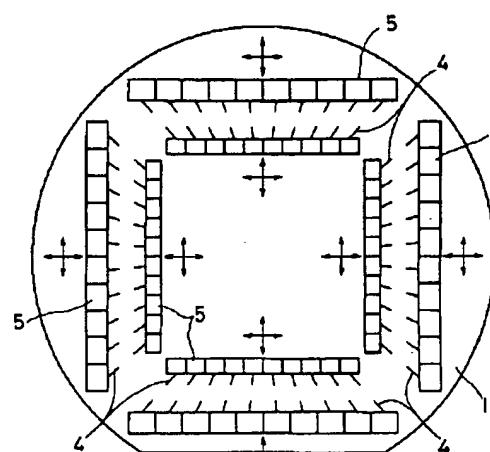


【図4】

図4



【図5】



【図6】

図6

